日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日 Date of Application:

2002年 8月29日

出 願 番 号

Application Number: 特願2002-251675

[ST.10/C]: [JP2002-251675]

出願人

Applicant(s): セイコーエプソン株式会社

2003年 4月 8日

特 許 庁 長 官 Commissioner, Japan Patent Office



特2002-251675

【書類名】

特許願

【整理番号】

J0093387

【あて先】

特許庁長官殿

【国際特許分類】

H05B 33/08

G09G 3/30

【発明者】

【住所又は居所】

長野県諏訪市大和3丁目3番5号 セイコーエプソン株

式会社内

【氏名】

木村 睦

【特許出願人】

【識別番号】

000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】

100079108

【弁理士】

【氏名又は名称】

稲葉 良幸

【選任した代理人】

【識別番号】

100080953

【弁理士】

【氏名又は名称】 田中 克郎

【選任した代理人】

【識別番号】

100093861

【弁理士】

【氏名又は名称】 大賀 眞司

【先の出願に基づく優先権主張】

【出願番号】

特願2002-201662

【出願日】

平成14年 7月10日

【手数料の表示】

【予納台帳番号】

011903

特2002-251675

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】 9808570

【プルーフの要否】

【書類名】

明細書

【発明の名称】 薄膜トランジスタ、スイッチング回路、アクティブ素子基板、電気光学装置、電子機器、サーマルヘッド、液滴吐出ヘッド、印刷装置、薄膜トランジスタ駆動発光表示装置

【特許請求の範囲】

【請求項1】

活性領域と、この活性領域の両側に形成されるソース領域及びドレイン領域と 、を含んで構成される薄膜トランジスタであって、

前記ソース領域及び前記ドレイン領域の前記活性領域に隣接する領域には、前 記ドレイン領域よりも不純物濃度の低い低濃度不純物領域が形成されており、

前記低濃度不純物領域は、前記ドレイン領域における形成領域よりも前記ソース領域における形成領域の方が少ない非対称形状に形成されている、薄膜トランジスタ。

【請求項2】

前記低濃度不純物領域は、前記ソース領域における形成領域に比べて前記ドレイン領域における形成領域の方がチャネル長方向の長さが長くなるように形成されている、請求項1に記載の薄膜トランジスタ。

【請求項3】

前記低濃度不純物領域は、前記ドレイン領域にのみ形成されている、請求項1 に記載の薄膜トランジスタ。

【請求項4】

前記活性領域と対向する位置に、絶縁膜を介して形成されるゲート電極を更に 含み、

前記低濃度不純物領域は、前記活性領域との境界が前記ゲート電極の端部とほぼ一致するように形成されている、請求項1乃至3のいずれかに記載の薄膜トランジスタ。

【請求項5】

負荷電流路に挿入されて負荷電流を制御する第1のトランジスタと、前記第1のトランジスタを入力信号に応じて動作させる第2のトランジスタとを含むスイ

ッチング回路であって、

前記第1及び第2のトランジスタは、ソース・ドレイン間にLDD構造を有すると共に、前記第1のトランジスタのLDD構造を担う低濃度不純物領域をソース領域側がドレイン領域側より少なくなるように領域形成することによってソース・ドレイン間抵抗を調整して前記負荷電流を増加させるようにした、スイッチング回路。

【請求項6】

前記第1のトランジスタのソース・ドレイン間に形成されるLDD構造を担う 低濃度不純物領域は、ソース領域側とドレイン領域側とで非対称形になるように 領域形成される、請求項5に記載のスイッチング回路。

【請求項7】

前記第1のトランジスタのソース・ドレイン間に形成されるLDD構造を担う 低濃度不純物領域は、ドレイン領域側にのみ領域形成される、請求項5に記載の スイッチング回路。

【請求項8】

絶縁基板上に、複数の走査線と複数の信号線が交差するように配設されるとともに、前記走査線と前記信号線との各交点に対応して、電流負荷に供給されるべき電流を制御するスイッチング回路が形成されてなるアクティブ素子基板であって、

前記スイッチング回路として、請求項5乃至7のいずれかに記載のスイッチング回路を用いる、アクティブ素子基板。

【請求項9】

対向配置される第1及び第2の電極と、

前記第1の電極と前記第2の電極との間に配置される電気光学素子と、

前記第1の電極と接続されて、前記電気光学素子に供給されるべき電流を制御するスイッチング回路と、を含んで構成される電気光学装置であって、

前記スイッチング回路として、請求項5乃至7のいずれかに記載のスイッチング回路を用いる、電気光学装置。

【請求項10】

前記電気光学素子は、少なくともエレクトロルミネッセンス素子、電気発光素子、プラズマ発光素子、電気泳動素子、液晶素子のいずれかを含む、請求項9に記載の電気光学装置。

【請求項11】

請求項9又は10に記載の電気光学装置を表示部として用いる電子機器。

【請求項12】

熱転写型の印刷装置に組み込まれるべきサーマルヘッドであって、

前記サーマルヘッドは、複数の発熱体と、当該発熱体のそれぞれに供給される べき電流を制御する複数のスイッチング回路と、を含んで構成されており、

前記スイッチング回路として、請求項5万至7のいずれかに記載のスイッチング回路を用いる、サーマルヘッド。

【請求項13】

発熱体から発生する熱によって吐出対象液体中に気泡を発生させて、吐出口から前記吐出対象液体を吐出する液滴吐出ヘッドであって、

前記発熱体に供給される電流を制御するスイッチング回路として、請求項5乃至7のいずれかに記載のスイッチング回路を用いる、液滴吐出ヘッド。

【請求項14】

請求項12に記載のサーマルヘッド又は請求項13に記載の液滴吐出ヘッドの いずれかを用いて構成される印刷装置。

【請求項15】

複数の走査線および複数の信号線がマトリクス状に形成され、前記走査線と前記信号線との各交点に対応して、スイッチング薄膜トランジスタ、ドライビング 薄膜トランジスタおよび発光素子が形成され、

前記スイッチング薄膜トランジスタは、前記走査線がオン電位となるとき、前 記信号線の電位をサンプリングし、

前記ドライビング薄膜トランジスタは、前記サンプリングされた電位により、 発光素子の発光状態を制御する、薄膜トランジスタ駆動発光表示装置において、

前記ドライビング薄膜トランジスタでは、ドレイン領域側にのみ低濃度ドーパント領域が形成されていることを特徴とする、薄膜トランジスタ駆動発光表示装

置。

【請求項16】

複数の走査線および複数の信号線がマトリクス状に形成され、前記走査線と前 記信号線との各交点に対応して、スイッチング薄膜トランジスタ、ドライビング 薄膜トランジスタおよび発光素子が形成され、

前記スイッチング薄膜トランジスタは、前記走査線がオン電位となるとき、前 記信号線の電位をサンプリングし、

前記ドライビング薄膜トランジスタは、前記サンプリングされた電位により、 発光素子の発光状態を制御する、薄膜トランジスタ駆動発光表示装置において、

前記ドライビング薄膜トランジスタでは、ソース領域側とドレイン領域側の両 方に低濃度ドーパント領域が形成され、

前記ソース領域側の低濃度ドーパント領域よりも、前記ドレイン領域側の低濃度ドーパント領域の方が、長いことを特徴とする、薄膜トランジスタ駆動発光表示装置。

【発明の詳細な説明】

[0001]

【産業上の利用分野】

本発明は、薄膜トランジスタに関し、特に、比較的に大きな電流を必要とする 用途(例えば、有機EL等の発光素子を駆動する用途等)に用いられる薄膜トランジスタに関する。

[0002]

【従来の技術】

最近、薄膜トランジスタ駆動発光表示装置のひとつである、薄膜トランジスタ 駆動発光ダイオード表示装置の研究開発や商品化が盛んである(T. Shimoda, M. kimura, et al., Proc. Asia Display '98, 217、M. Kimura, et al., IEEE T rans. Electron. Devices 46 (1999), 2282、T. Shimoda, M. Kimura, et al., Dig. SID '99, 372、M. Kimura et al., Proc. Euro Display '99 Late-News Papers, 71、 M. Kimura, et al., Proc. Euro Display '99 171、S. W. -B. T am, M. Kimura, et al., Proc. IDW '99, 175、M.Kimura, et al., J. SID 8, 93(2000), M. Kimura, et al., Dig. AM-LCD 2000, 245, S. W. -B. Tam, M. Kimura, et al., Proc. IDW 2000, 243)

[0003]

図1は、従来の薄膜トランジスタ駆動発光表示装置の画素等価回路図である。 複数の走査線11および複数の信号線12がマトリクス状に形成され、走査線1 1と信号線12との各交点に対応して、スイッチング薄膜トランジスタ13、ドライビング薄膜トランジスタ14および発光素子15が形成されている。スイッチング薄膜トランジスタ13は、走査線11がオン電位となるとき、信号線12の電位をサンプリングする。ドライビング薄膜トランジスタ14は、スイッチング薄膜トランジスタ13によってサンプリングされた電位により、発光素子15の発光状態を制御する。

[0004]

図2は、従来の薄膜トランジスタ駆動発光表示装置におけるドライビング薄膜トランジスタと発光素子の構造図である。ドライビング薄膜トランジスタ21は、ソース領域24側とドレイン領域25側の両方で、活性領域23と高濃度ドーパント領域26とが、直接接続している(セルフアライン構造)。セルフアライン構造によれば、ドライビング薄膜トランジスタ21により発光素子31に大きな電流を流すことができ、高輝度の薄膜トランジスタ駆動発光表示装置を実現できる。

[0005]

【発明が解決しようとする課題】

ドライビング薄膜トランジスタ21がセルフアライン構造であることにより、発光素子31に大きな電流を流すことができるのであるが、セルフアライン構造は、経時劣化しやすいことが知られている(S. Inoue, et al., Dig. SID '99, 452、Y. Uraoka, et al., Dig. AM-LCD'01, 179)。さらに、ドライビング薄膜トランジスタ21は、常時直流電流を流し続けるので、経時劣化しやすい。

[0006]

そこで、本発明の目的は、薄膜トランジスタ駆動発光表示装置などに用いられ る薄膜トランジスタにおいて、比較的に大きな電流を流すことができる機能は維 持しながら、経時劣化を抑制することである。

[0007]

【課題を解決するための手段】

上記目的を達成するために、本発明の薄膜トランジスタは、活性領域と、この活性領域の両側に形成されるソース領域及びドレイン領域と、を含んで構成される薄膜トランジスタであって、ソース領域及びドレイン領域の活性領域に隣接する領域には、ドレイン領域よりも不純物濃度の低い低濃度不純物領域が形成されており、この低濃度不純物領域は、ドレイン領域における形成領域よりもソース領域における形成領域の方が少ない非対称形状に形成されている。

[0008]

ソース領域側における低濃度不純物領域(LDD領域)を少なくすることによって、ソース・ドレイン間の電気抵抗が低減するので、より大きな電流を流すことが可能となる。また、ドレイン領域側におけるLDD領域については、ある程度の領域を確保しておくことにより、活性領域とドレイン領域の間におけるホットキャリア(ホットエレクトロン)の発生を抑制し、薄膜トランジスタの経時劣化を回避することが可能となる。すなわち、本発明では、比較的に大きな電流を流すことができる機能の維持と、経時劣化の抑制という2つの要求を満たした薄膜トランジスタを実現することが可能となる。

[0009]

好ましくは、上記低濃度不純物領域は、ソース領域における形成領域に比べて ドレイン領域における形成領域の方がチャネル長方向の長さが長くなるように形 成される。

[0010]

好ましくは、上記低濃度不純物領域は、ドレイン領域にのみ形成される。

[0011]

好ましくは、上記活性領域と対向する位置に、絶縁膜を介して形成されるゲート電極を更に含み、上記低濃度不純物領域は、活性領域との境界がゲート電極の端部とほぼ一致するように形成される。ここで、ゲート電極の形成位置は、ゲート電極を活性領域よりも下側(基板側)に形成するボトムゲート方式や、ゲート

電極を活性領域よりも上側に形成するトップゲート方式などいずれの位置を採用することも可能である。特に、トップゲート方式を採用する場合には、ゲート電極をマスクとしてイオン打ち込みを行ってソース領域やドレイン領域などを形成する、いわゆるセルフアラインゲート構造を採用することが可能となる。

[0012]

また、本発明のスイッチング回路は、負荷電流路に挿入されて負荷電流を制御する第1のトランジスタと、第1のトランジスタを入力信号に応じて動作させる第2のトランジスタとを含むスイッチング回路であって、上記第1及び第2のトランジスタは、ソース・ドレイン間にLDD構造を有しており、かつ第1のトランジスタのLDD構造を担う低濃度不純物領域をソース領域側がドレイン領域側より少なくなるように領域形成することによってソース・ドレイン間抵抗を調整して負荷電流を増加させるようにしている。

[0013]

かかる構成とすることにより、第1のトランジスタのソース・ドレイン間の電 気抵抗を低減して負荷電流を増加させ、かつ、活性領域とドレイン領域の間にお けるホットキャリアの発生も抑制して薄膜トランジスタの経時劣化を回避するこ とが可能となる。また、第2のトランジスタについても、LDD構造を採用する ことにより、信頼性を向上させることが可能となる。このような第1及び第2の 薄膜トランジスタを組み合わせることにより、比較的に電流駆動能力が高く、信 頼性も高いスイッチング回路を実現することが可能となる。

[0014]

好ましくは、上記第1のトランジスタのソース・ドレイン間に形成されるLD D構造を担う低濃度不純物領域は、ソース領域側とドレイン領域側とで非対称形 になるように領域形成される。

[0015]

好ましくは、上記第1のトランジスタのソース・ドレイン間に形成されるLDD構造を担う低不純物領域は、ドレイン領域側にのみ領域形成される。

[0016]

また、本発明は、上述したスイッチング回路を用いて構成されるアクティブ素

子基板でもある。具体的には、本発明のアクティブ素子基板は、絶縁基板上に、 複数の走査線と複数の信号線が交差するように配設されるとともに、走査線と信 号線との各交点に対応して、電流負荷に供給されるべき電流を制御するスイッチ ング回路が形成されてなるアクティブ素子基板であって、当該スイッチング回路 として、上述した本発明に係るスイッチング回路を用いて構成されている。

[0017]

また、本発明は、上述したスイッチング回路を用いて構成される電気光学装置でもある。具体的には、本発明の電気光学装置は、対向配置される第1及び第2の電極と、上記第1の電極と上記第2の電極との間に配置される電気光学素子と、上記第1の電極と接続されて、上記電気光学素子に供給されるべき電流を制御するスイッチング回路と、を含んで構成される電気光学装置であって、当該スイッチング回路として、上述した本発明に係るスイッチング回路を用いて構成されている。

[0018]

上述した電気光学素子は、少なくともエレクトロルミネッセンス素子、電気発 光素子、プラズマ発光素子、電気泳動素子、液晶素子のいずれかを含むことが好 ましい。

[0019]

また、本発明は、上述した本発明に係る電気光学装置を表示部として用いる電子機器でもある。ここで、電子機器には、ビデオカメラ、携帯電話、パーソナルコンピュータ、携帯型情報端末装置(いわゆるPDA)や、その他各種のものが含まれる。本発明に係る電気光学装置を用いることにより、表示特性に優れた表示部を備える電子機器を実現することが可能となる。

[0020]

また、上述した本発明に係るスイッチング回路は、熱転写型の印刷装置に組み込まれて用いられるサーマルヘッドに適用することも好適である。具体的には、本発明のサーマルヘッドは、熱転写型の印刷装置に組み込まれるべきサーマルヘッドであって、複数の発熱体と、当該発熱体のそれぞれに供給されるべき電流を制御する複数のスイッチング回路と、を含んで構成されており、当該スイッチン

グ回路として、上述した本発明に係るスイッチング回路を用いて構成されている

[0021]

また、上述した本発明に係るスイッチング回路は、インクジェット方式の印刷装置に組み込まれて用いられる液滴吐出ヘッド(いわゆるインクジェットヘッド)に適用することも好適である。具体的には、本発明の液滴吐出ヘッドは、発熱体から発生する熱によって吐出対象液体中に気泡を発生させて、吐出口から上記吐出対象液体を吐出する液滴吐出ヘッドであって、当該発熱体に供給される電流を制御するスイッチング回路として、上述した本発明に係るスイッチング回路を用いて構成されている。

[0022]

また、本発明は、上述した本発明に係るサーマルヘッド又は液滴吐出ヘッドのいずれかを用いて構成される印刷装置でもある。

[0023]

また、請求項15に記載の本発明は、複数の走査線および複数の信号線がマトリクス状に形成され、走査線と信号線との各交点に対応して、スイッチング薄膜トランジスタ、ドライビング薄膜トランジスタおよび発光素子が形成され、スイッチング薄膜トランジスタは、走査線がオン電位となるとき、信号線の電位をサンプリングし、ドライビング薄膜トランジスタは、サンプリングされた電位により、発光素子の発光状態を制御する、薄膜トランジスタ駆動発光表示装置において、ドライビング薄膜トランジスタでは、ドレイン領域側にのみ低濃度ドーパント領域が形成されている(片側LDD構造)ことを特徴とする、薄膜トランジスタ駆動発光表示装置である。

[0024]

請求項16に記載の本発明は、複数の走査線および複数の信号線がマトリクス 状に形成され、走査線と信号線との各交点に対応して、スイッチング薄膜トラン ジスタ、ドライビング薄膜トランジスタおよび発光素子が形成され、スイッチン グ薄膜トランジスタは、走査線がオン電位となるとき、信号線の電位をサンプリ ングし、ドライビング薄膜トランジスタは、サンプリングされた電位により、発 光素子の発光状態を制御する、薄膜トランジスタ駆動発光表示装置において、ドライビング薄膜トランジスタでは、ソース領域側とドレイン領域側の両方に低濃度ドーパント領域が形成され、ソース領域側の低濃度ドーパント領域よりも、ドレイン領域側の低濃度ドーパント領域の方が、長い(非対称LDD構造)ことを特徴とする、薄膜トランジスタ駆動発光表示装置である。

[0025]

一般に、LDD構造により、経時劣化を抑制することが可能となる(大野孝幸 , 浦岡行治, 他, 信学技報ED2000-7, 43(2000))。本発明では、片側LDD構造 や非対称LDD構造により、薄膜トランジスタ駆動発光表示装置のドライビング 薄膜トランジスタにおいて、大きな電流を流すことができる機能は維持しながら、経時劣化を抑制することが可能となる。また、発光素子の電流方向は決まっているので、ドライビング薄膜トランジスタのソース領域側とドレイン領域側は決まっており、片側LDD構造や非対称LDD構造にする際に、混乱は生じない。

[0026]

また、両側LDD構造に比較して、ドライビング薄膜トランジスタの印加する電圧を低電圧にしても、大きな電流を流すことができるので、走査線や信号線の印加電圧低減が可能となり、内蔵駆動回路や外部駆動回路の消費電力低減が可能となる。さらに、ドライビング薄膜トランジスタの狭小化が可能となり、発光領域率(発光領域の全画素面積に対する比率)の向上、発光素子の電流密度の低減、発光素子の長寿命化が可能となる。

[0027]

【発明の実施の形態】

以下、本発明の好ましい実施の形態を、図面に基づいて説明する。なお、本明 細書においては、比較的に大きな電流を流す用途に用いられる薄膜トランジスタ を「ドライビング薄膜トランジスタ」と称して説明を行うものとする。

[0028]

(第1の実施形態)

図3は、本発明の第1の実施形態のドライビング薄膜トランジスタと発光素子 の構造図である。図3に示すように、第1の実施形態のドライビング薄膜トラン ジスタ21では、ドレイン領域25側にのみ低濃度ドーパント領域27が形成されていて、片側LDD(lightly Doped Drain)構造となっている。

[0029]

より具体的には、図3に示すように、ドライビング薄膜トランジスタ21は、 発光素子31に供給されるべき電流を制御するためのものであり、基板20上に 形成されている。本実施形態では、発光素子31として有機EL(エレクトロル ミネッセンス)素子を考えるが、これに限定する趣旨ではない。

[0030]

ドライビング薄膜トランジスタ21は、ゲート電極22、活性領域23、ソース領域24、ドレイン領域25を含んで構成されている。

[0031]

活性領域23は、基板20上であって、ゲート電極22とほぼ対向する位置に 形成されており、電流通路としての機能を担う。また、活性領域23とゲート電極22の間には、 SiO_2 等からなる絶縁層が形成されている。

[0032]

ソース領域24は、不純物(ドーパント)が高濃度に添加された高濃度ドーパント領域26を含んでいる。高濃度ドーパント領域26は、ソース電極を介して、図示しない電流源と接続されている。

[0033]

ドレイン領域25は、不純物が高濃度に添加された高濃度ドーパント領域26 と、不純物が低濃度に添加された低濃度ドーパント領域(低濃度不純物領域)2 7を含んでいる。高濃度ドーパント領域26は、ドレイン電極を介して発光素子 31と接続されている。

[0034]

低濃度ドーパント領域27は、一端が活性領域23と接続しており、他端が高 濃度ドーパント領域26と接続している。図3に示すように、活性領域23と低 濃度ドーパント領域27の境界は、ゲート電極22の一端とほぼ一致している。

[0035]

このように、第1の実施形態のドライビング薄膜トランジスタ21は、ソース

領域側に低濃度ドーパント領域(LDD領域)を設けず、ドレイン領域側にのみ 低濃度ドーパント領域(LDD領域)を形成することによって、非対称形状のL DD構造を実現している。これにより、ソース・ドレイン間の電気抵抗を低減さ せて、より大きな電流を流すことを可能となるとともに、活性領域とドレイン領 域の間におけるホットキャリアの発生を抑制し、薄膜トランジスタの経時劣化を 回避することが可能となる。

[0036]

(第2の実施形態)

図4は、本発明の第2の実施形態のドライビング薄膜トランジスタと発光素子の構造図である。図4に示すように、ドライビング薄膜トランジスタ21では、ソース領域24側とドレイン領域25側の両方に低濃度ドーパント領域27が形成され、ソース領域24側の低濃度ドーパント領域27よりも、ドレイン領域25側の低濃度ドーパント領域27なっていて、非対称LDD構造となっている。なお、図4に示すドライビング薄膜トランジスタ21においては、上述した第1の実施形態の場合と同じ構成要素については同符号を付して詳細な説明を省略する。

[0037]

図4に示すドライビング薄膜トランジスタ21において、ソース領域24は、不純物が高濃度に添加された高濃度ドーパント領域26と、不純物が低濃度に添加された低濃度ドーパント領域27を含んで構成されている。低濃度ドーパント領域27は、一端が活性領域23と接続しており、他端が高濃度ドーパント領域26と接続している。図4に示すように、活性領域23と低濃度ドーパント領域27の境界は、ゲート電極22の一端とほぼ一致している。

[0038]

ドレイン領域25は、不純物が高濃度に添加された高濃度ドーパント領域26 と、不純物が低濃度に添加された低濃度ドーパント領域27を含んで構成されている。低濃度ドーパント領域27は、一端が活性領域23と接続しており、他端が高濃度ドーパント領域26と接続している。図4に示すように、活性領域23と低濃度ドーパント領域27の境界は、ゲート電極22の一端とほぼ一致してい る。

[0039]

図5は、ドレイン領域25側の低濃度ドーパント領域27とソース領域24側の低濃度ドーパント領域27の長さについて説明する図である。同図では、各低濃度ドーパント領域27を含む範囲が拡大して示されている。

[0040]

図5に示すように、本実施形態では、ドレイン領域25側の低濃度ドーパント領域27のチャネル長方向(図示のA方向)の長さL1がソース領域24側の低濃度ドーパント領域27のチャネル長方向の長さL2よりも大きくなるように、各低濃度ドーパント領域27が形成されている。なお、各低濃度ドーパント領域27は、電流方向と直交する面(紙面と直交する面)における断面積がほぼ同ーに形成されている。

[0041]

このように、第2の実施形態のドライビング薄膜トランジスタ21は、各低濃度ドーパント領域27のチャネル長方向の長さを異ならせることにより、非対称形状のLDD構造を構成している。これにより、ソース・ドレイン間の電気抵抗を低減させて、より大きな電流を流すことを可能となるとともに、活性領域とドレイン領域の間におけるホットキャリアの発生を抑制し、薄膜トランジスタの経時劣化を回避することが可能となる。

[0042]

(第3の実施形態)

上述した第1又は第2の実施形態において説明した、本発明に係るドライビング薄膜トランジスタ21を用いることにより、比較的に大電流を流すことが可能であり、かつ経時劣化の少ないスイッチング回路を構成することができる。このようなスイッチング回路は、例えば、有機EL素子などの発光素子を駆動する際に好適である。以下に、本発明に係るスイッチング回路を用いて構成される画素回路の具体例について説明する。

[0043]

第3の実施形態の画素回路は、基本的に上述した図1に示した画素等価回路と

同様の回路構成となるため、ここでは図示を省略する。図1に示す画素等価回路において、ドライビング薄膜トランジスタ14に代えて、上述した第1又は第2の実施形態において説明した、本発明に係るドライビング薄膜トランジスタ21を用いることにより、比較的に電流駆動能力が高く、信頼性も高い画素回路を実現することが可能となる。

[0044]

また、第1又は第2の実施形態に係るドライビング薄膜トランジスタ21を用いて、図1に示す構成と同様の画素回路を構成する場合に、ドライビング薄膜トランジスタ21をスイッチングするためのスイッチング薄膜トランジスタ13についても、LDD構造を採用するようにしてもよい。この場合に、スイッチング薄膜トランジスタ13に形成されるLDD構造は、ドライビング薄膜トランジスタ21のように非対称形状としてもよく、対称形状としてもよい。この場合には、スイッチング薄膜トランジスタ13とドライビング薄膜トランジスタ21の両者について、同一の製造工程によってLDD構造を形成することが可能であるため、製造工程を増加させることがない。

[0045]

なお、本実施形態のスイッチング回路によって負荷電流が制御されるべき素子 (電流負荷)は、上述した有機EL素子に限定されるものではなく、他の電気発 光素子、プラズマ発光素子、電気泳動素子、液晶素子など各種の電気光学素子を 採用することが可能である。

[0046]

次に、上述したドライビング薄膜トランジスタを用いて構成されるアクティブ素子基板と、このアクティブ素子基板を用いて構成される表示装置(電気光学装置)について説明する。

[0047]

図6は、表示装置の等価回路について説明する図である。図6に示すように、表示装置100は、表示領域110内にマトリクス状に配置される複数の画素部111と、走査線112、信号線113、電源線114、ドライバ115、116を含んで構成されている。

[0048]

各々の画素部111は、上述した画素回路を用いて構成されている。具体的には、画素部111は、スイッチング薄膜トランジスタ13、発光素子15、蓄積容量16、ドライビング薄膜トランジスタ21を含んで構成されている。

[0049]

ドライバ115は、走査線112を介して、各画素部111に含まれるスイッチング薄膜トランジスタ13のゲートに制御信号を供給する。ドライバ116は、信号線113を介して、各画素部111に含まれるスイッチング薄膜トランジスタ13のソースに制御信号を供給するとともに、電源線114を介して、各画素部111に含まれるドライビング薄膜トランジスタ21のソースに電流を供給する。

[0050]

なお、別言すれば、図6に示す表示装置100は、複数の走査線112と複数の信号線113が交差するように配設されるとともに、走査線112と信号線113との各交点に対応して、スイッチング薄膜トランジスタ13及びドライビング薄膜トランジスタ21を含むスイッチング回路が形成されてなるアレイ基板(アクティブ素子基板)を用いて、当該アレイ基板に電流負荷としての発光素子15などを形成することによって構成されている、とも言える。すなわち、発光素子等を組み付ける以前のアクティブ素子基板についても、独立した製品形態となり得るものであり、本発明を適用可能である。

[0051]

次に、上述した表示装置100を含んで構成される各種の電子機器について説明する。図7は、表示装置100を適用可能な電子機器の具体例を示す図である

[0052]

0

図7(a)は携帯電話への適用例であり、当該携帯電話230は、アンテナ部231、音声出力部232、音声入力部233、操作部234、および本発明の表示装置100を備えている。このように本発明に係る表示装置は表示部として利用可能である。

[0053]

図7(b)はビデオカメラへの適用例であり、当該ビデオカメラ240は、受像部241、操作部242、音声入力部243、および本発明の表示装置100を備えている。このように本発明に係る表示装置は、ファインダや表示部として利用可能である。

[0054]

図7(c)は携帯型パーソナルコンピュータへの適用例であり、当該コンピュータ250は、カメラ部251、操作部252、および本発明の表示装置100を備えている。このように本発明に係る表示装置は、表示部として利用可能である。

[0055]

図7(d)はヘッドマウントディスプレイへの適用例であり、当該ヘッドマウントディスプレイ260は、バンド261、光学系収納部262および本発明の表示装置100を備えている。このように本発明に係る表示装置は画像表示源として利用可能である。

[0056]

また、本発明に係る表示装置100は、上述した例に限らず、例えば、表示機能付きファックス装置、デジタルカメラのファインダ、携帯型TV、電子手帳など各種の電子機器に適用可能である。

[0057]

(第4の実施形態)

上述した第1又は第2の実施形態で説明したドライビング薄膜トランジスタ21を用いて構成されるスイッチング回路の他の例として、発熱体に流す電流を制御する回路(以下、「発熱体制御回路」と称する。)が挙げられる。このような発熱体制御回路は、例えば、熱転写型の印刷装置(サーマルプリンタ)における印刷用ヘッド(サーマルヘッド)などに用いられる。以下、発熱体制御回路について具体的に説明する。

[0058]

図8は、発熱体制御回路について説明する図である。図8に示す発熱体制御回

路は、上述した第3の実施形態において説明した画素回路における発光素子15 を発熱体35と置き換えた構成となっている。

[0059]

具体的には、走査線11と信号線12との交点に対応して、スイッチング薄膜トランジスタ13及びドライビング薄膜トランジスタ21からなるスイッチング回路が形成されており、発熱体35に流す電流を制御するようになっている。

[0060]

なお、第1又は第2の実施形態に係るドライビング薄膜トランジスタ21を用いて図8に示す構成の発熱体制御回路を構成する場合には、スイッチング薄膜トランジスタ13についても、LDD構造を形成するようにしてもよい。この場合においても、スイッチング薄膜トランジスタ13に形成されるLDD構造は、ドライビング薄膜トランジスタ21のように非対称構造としてもよく、対称構造としてもよい。

[0061]

次に、上述した発熱体制御回路を用いて構成される発熱体アレイについて説明する。図9は、発熱体アレイの回路構成について説明する図である。同図に示す発熱体アレイは、複数の発熱体35と、当該発熱体35のそれぞれに流す電流を制御するための制御回路36を含んで構成されている。制御回路36は、発熱体35の数に応じた複数の発熱体制御回路(図8参照)を含んで構成されている。

[0062]

なお、図9に示す発熱体アレイは、発熱体25を組み付ける以前の状態においても、複数のスイッチング薄膜トランジスタ13及び複数のドライビング薄膜トランジスタ21を含むスイッチング回路が複数形成されてなるアレイ基板として、独立した製品形態となり得るものである。

[0063]

次に、上述した発熱体制御回路を用いて、サーマルプリンタに用いられるサーマルヘッドを構成する場合の具体例について説明する。図10は、サーマルヘッドの具体例について説明する図である。図10(a)は、本発明に係るサーマルヘッドについて概略的に説明する斜視図であり、図10(b)は、サーマルヘッ

ドに含まれる発熱体アレイについて説明する平面図である。

[0064]

図10に示すサーマルヘッド120は、サーマルプリンタに組み込まれて用いられるものであり、複数の発熱体121を備える発熱体アレイ122を含んで構成されている。このサーマルヘッド120と送りローラ124の間に感熱性の印刷媒体(例えば、感熱紙)126が挟まれ、サーマルヘッド120によって印刷媒体126の任意位置に熱が与えられて印刷が行われる。発熱体アレイ122は、上述した図9に示したものを用いて構成されており、図10(b)に示すように、ライン状に配列された複数の発熱体121と、当該発熱体121のそれぞれを駆動する制御回路(図示を省略)を含んで構成されている。このようなサーマルヘッド120を用いて、サーマルプリンタ(図示を省略)を構成することが可能である。

[0065]

なお、上述したサーマルヘッド120は、サーマルヘッド120と印刷媒体126の間に感熱記録材料(いわゆるインクリボン)を介在させて、非感熱性の印刷媒体に感熱記録材料を転写して印刷を行う場合についても適用することが可能である。

[0066]

また、上述した発熱体制御回路を用いて、発熱体から発生する熱により吐出対象溶液(以後「インク」と称する。)に気泡を発生させることによってインクを吐出する方式(いわゆるサーマルインクジェット方式)のインクジェットへッド(液滴吐出ヘッド)を構成することも可能である。以下、その詳細について説明する。

[0067]

図11は、インクジェットヘッドの具体例について説明する図である。図11 (a)は、本発明に係るインクジェットヘッドについて概略的に説明する斜視図である。また、図11(b)は、インクジェットヘッドに含まれる発熱体について説明する図であり、1の吐出口131に対応する部分についての断面図を示す

[0068]

図11に示すインクジェットヘッド130は、サーマルインクジェット方式の プリンタに組み込まれて用いられるものであり、複数の吐出口131と、当該吐 出口131のそれぞれに対応して設けられる発熱体133を含んで構成されてい る。

[0069]

図11(b)に示すように、吐出口131は、インク流路132と連通して形成されている。また、インク流路132の吐出口131近傍には、発熱体133が設けられている。この発熱体133に電流が供給されると、発熱体133から発生する熱によって、インク流路132内のインク135に気泡134が発生し、これによって吐出口131から液滴136が吐出する。

[0070]

上述したように、発熱体133は、吐出口131の数に対応して複数形成されており、それぞれの発熱体133に供給される電流は独立に制御される。これら複数の発熱体133と、当該発熱体133のそれぞれを駆動する制御回路(図示せず)を含む発熱体制御回路として、上述した図8に示したものを適用することが可能である。そして、このようなインクジェットヘッド130を用いて、サーマルインクジェット方式のプリンタ(図示を省略)を構成することが可能である

[0071]

なお、上述したインクジェットヘッド130は、プリンタに適用する場合の他にも、例えば、半導体装置の製造工程などにおいて、所望位置に所望の溶液(例えば、めっき溶液やフォトレジスト溶液等)を供給するための液滴吐出装置などに適用することが可能である。

[0072]

なお、本発明は、上述した実施形態の内容に限定されるものではなく、本発明の要旨の範囲内において、更に種々の変形実施が可能である。例えば、第1および第2の実施形態では、ドライビング薄膜トランジスタ21の導電型がp型で、発光素子31の電流方向がドライビング薄膜トランジスタ21から発光素子31

に流れ出す方向であるので、ドレイン領域25は発光素子31に接続している方となる。ドライビング薄膜トランジスタ21の導電型がn型で、または、発光素子31の電流方向がドライビング薄膜トランジスタ21に発光素子31から流れ込む方向であるときは、ドレイン領域25は発光素子31に接続していない方となるとして、片側LDD構造や非対称LDD構造にしなければならない。

[0073]

【発明の効果】

以上説明したように、本発明によれば、比較的に大きな電流を流すことができる機能の維持と、経時劣化の抑制という2つの要求を満たした薄膜トランジスタが実現される。

[0074]

また、本発明によれば、比較的に電流駆動能力が高く、信頼性も高いスイッチング回路が実現される。

【図面の簡単な説明】

【図1】

図1は、従来の薄膜トランジスタ駆動発光表示装置の画素等価回路図である。

【図2】

図2は、従来の薄膜トランジスタ駆動発光表示装置におけるドライビング薄膜 トランジスタと発光素子の構造図である。

【図3】

図3は、本発明の第1の実施形態のドライビング薄膜トランジスタと発光素子の構造図である。

【図4】

図4は、本発明の第2の実施形態のドライビング薄膜トランジスタと発光素子の構造図である。

【図5】

図5は、ドレイン領域側の低濃度ドーパント領域とソース領域側の低濃度ドーパント領域の長さについて説明する図である。

【図6】

図6は、表示装置の等価回路について説明する図である。

【図7】

図7は、表示装置を適用可能な電子機器の具体例を示す図である。

【図8】

図8は、発熱体制御回路について説明する図である。

【図9】

図9は、発熱体アレイの回路構成について説明する図である。

【図10】

図10は、サーマルヘッドの具体例について説明する図である。

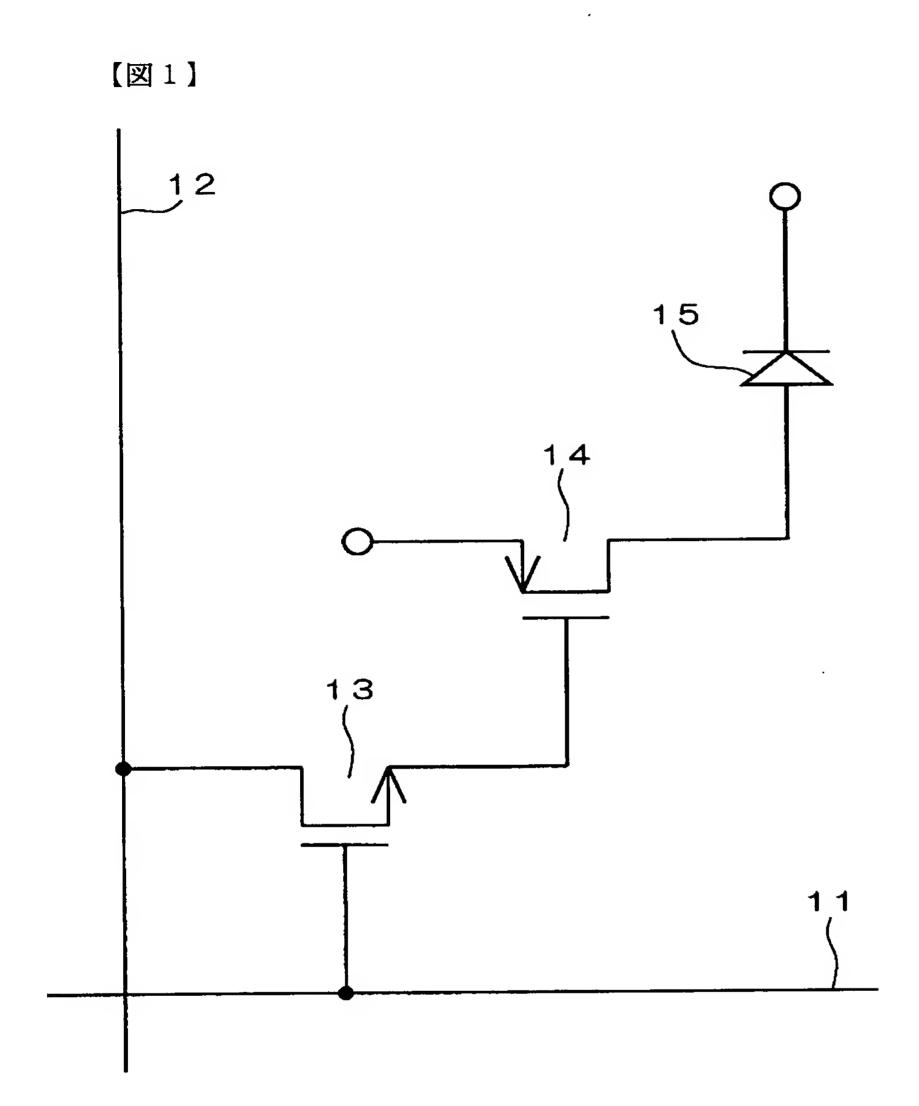
【図11】

図11は、インクジェットヘッドの具体例について説明する図である。

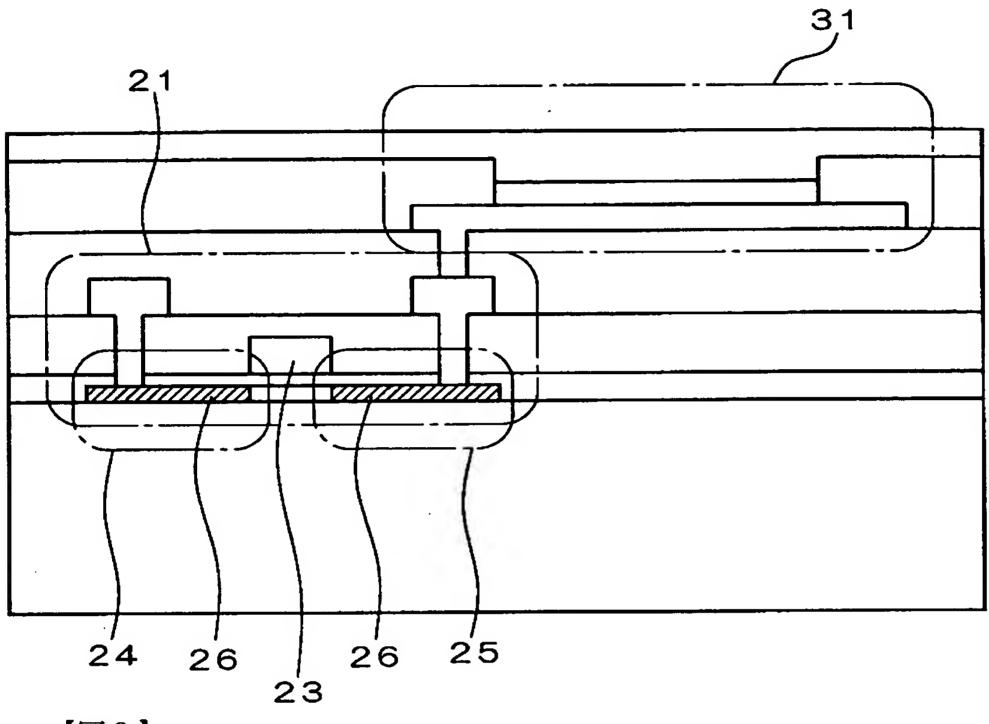
【符号の説明】

- 11 走査線
- 12 信号線
- 13 スイッチング薄膜トランジスタ
- 14 ドライビング薄膜トランジスタ
- 15 発光素子
- 21 ドライビング薄膜トランジスタ
- 22 発光素子
- 23 活性領域
- 24 ソース領域
- 25 ドレイン領域
- 26 高濃度ドーパント領域
- 27 低濃度ドーパント領域

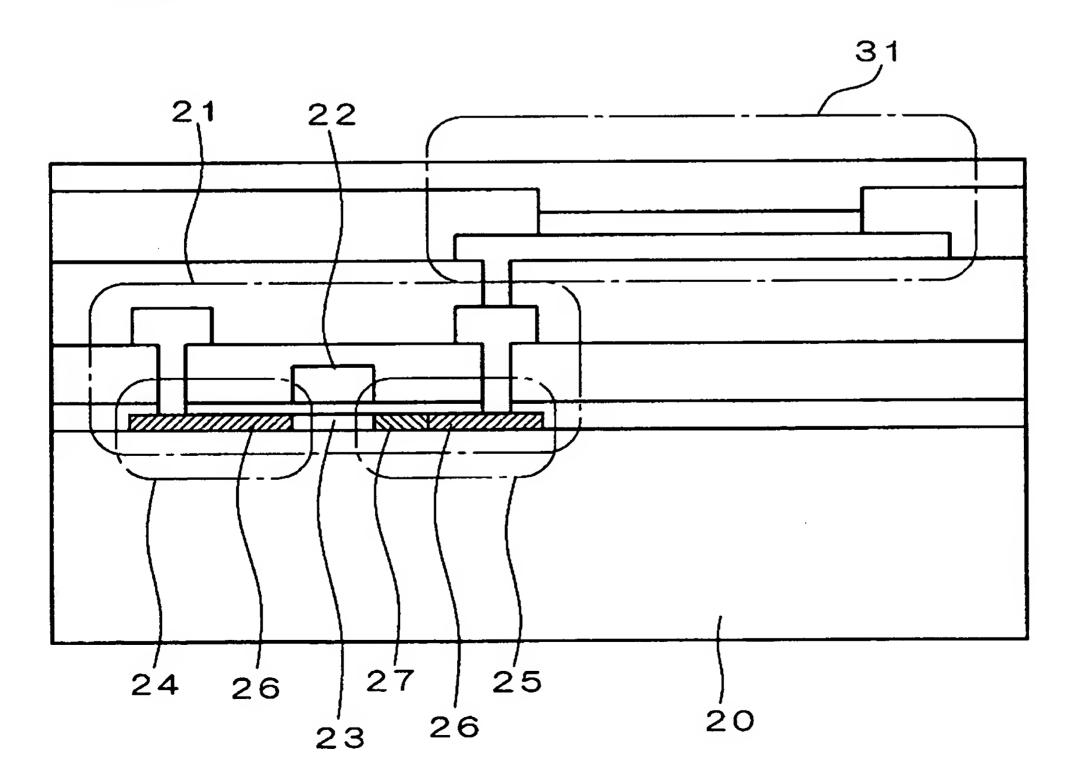
【書類名】 図面



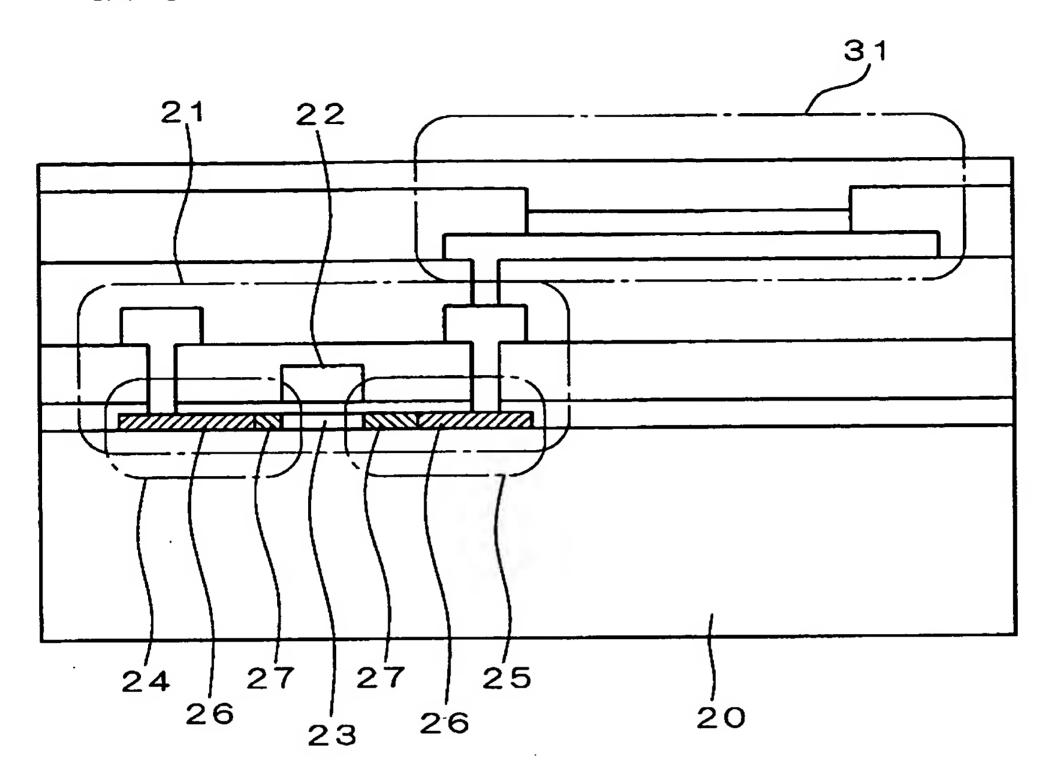
【図2】



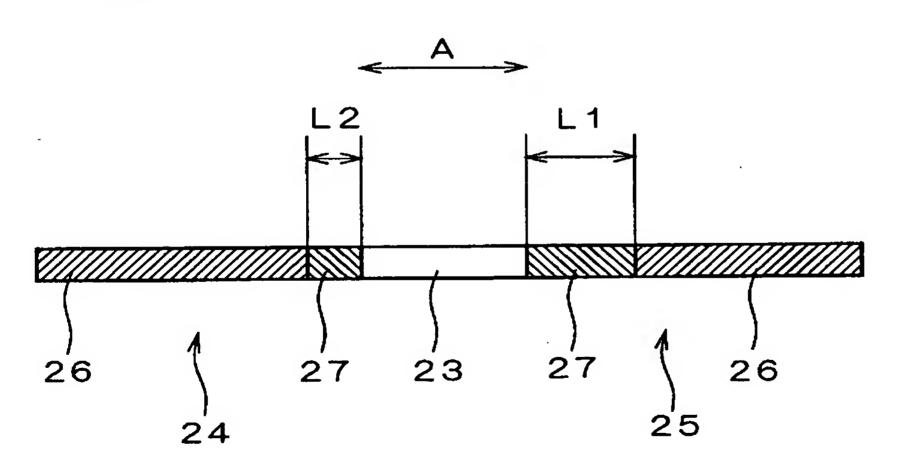
【図3】



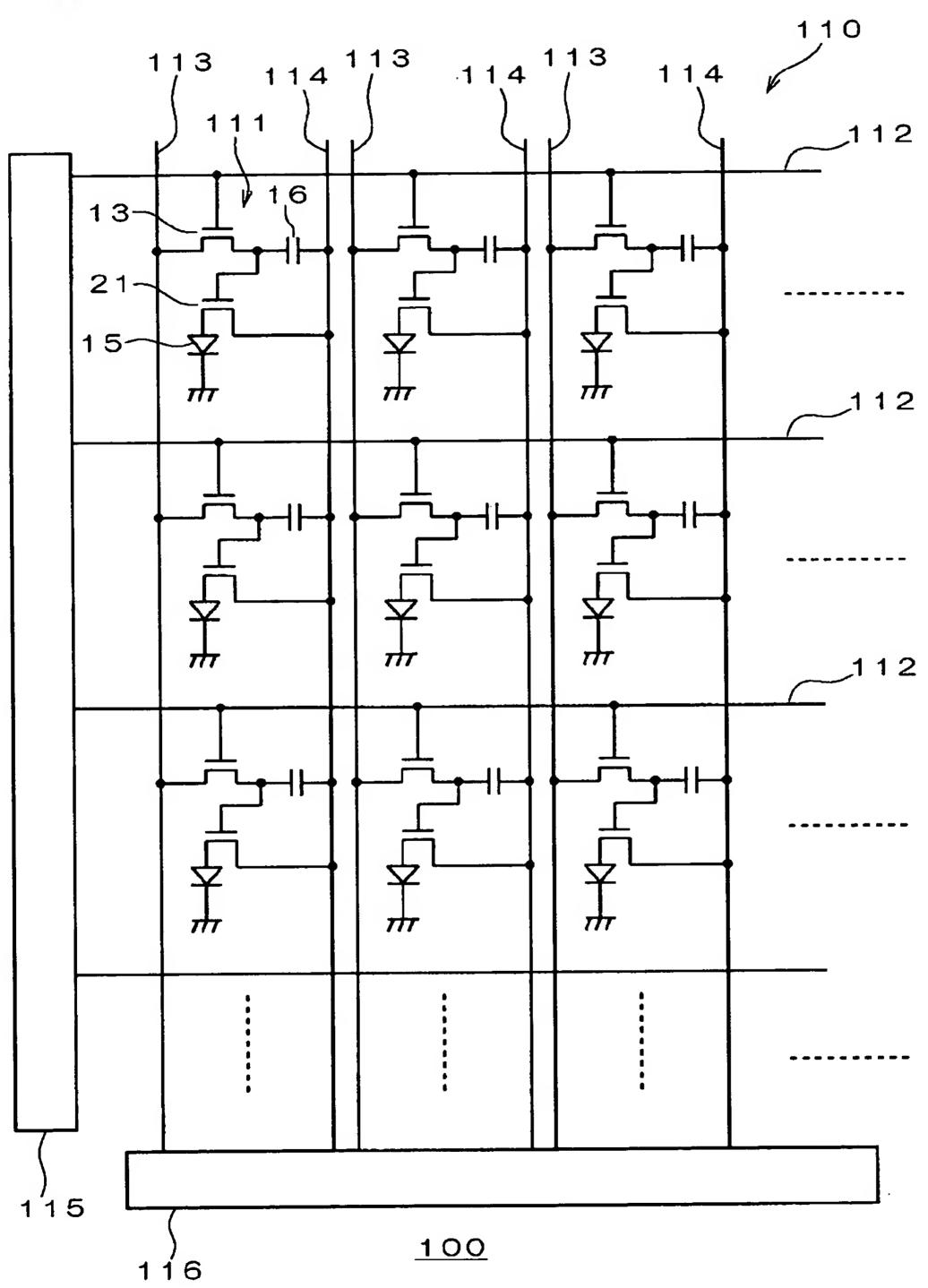
【図4】



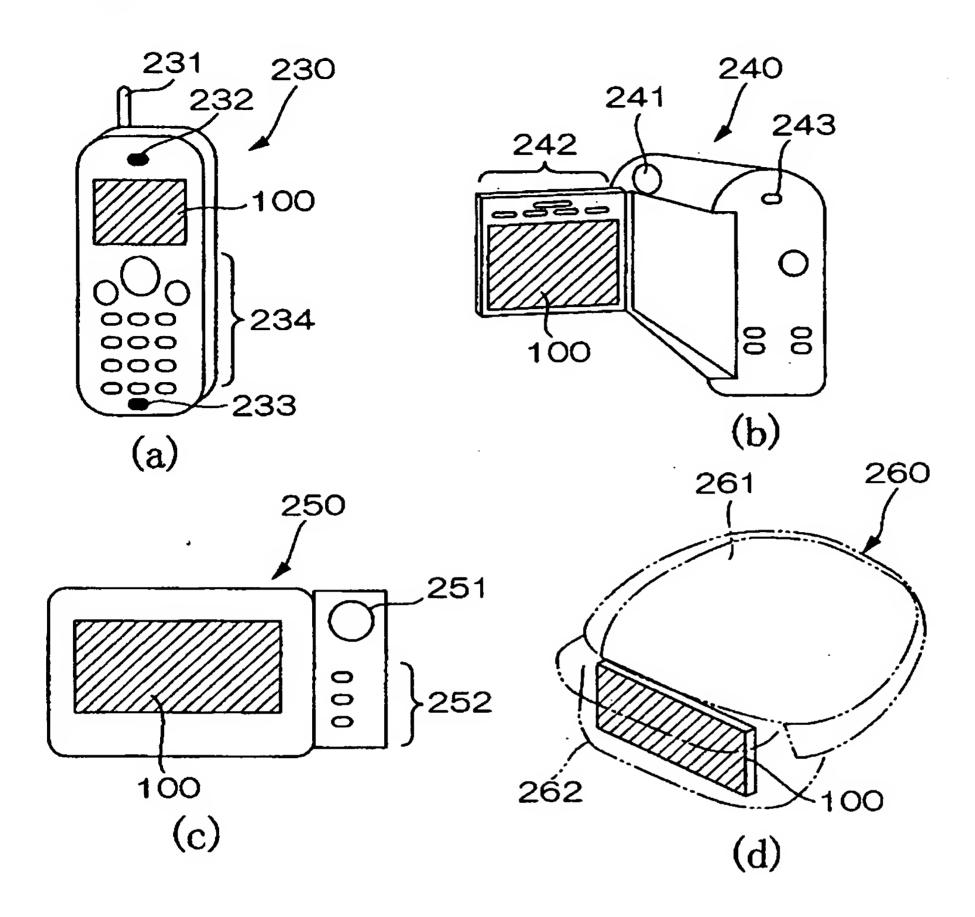
【図5】



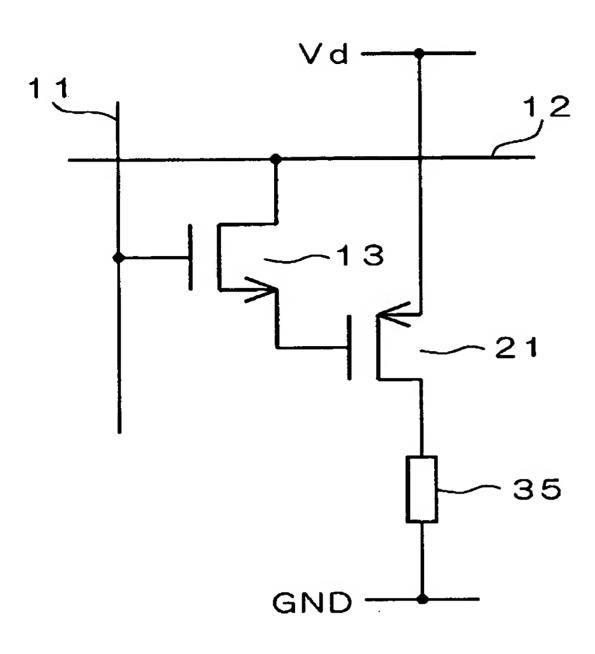
【図6】



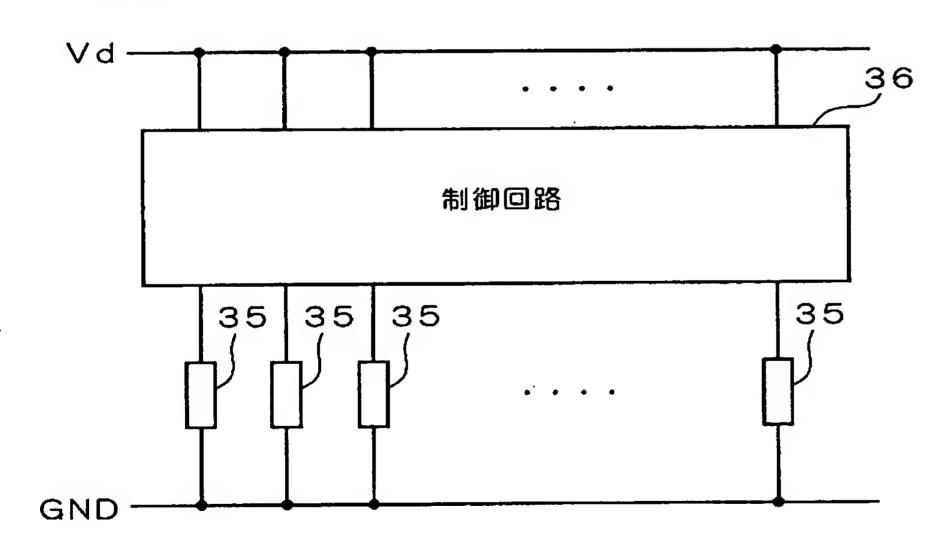
【図7】



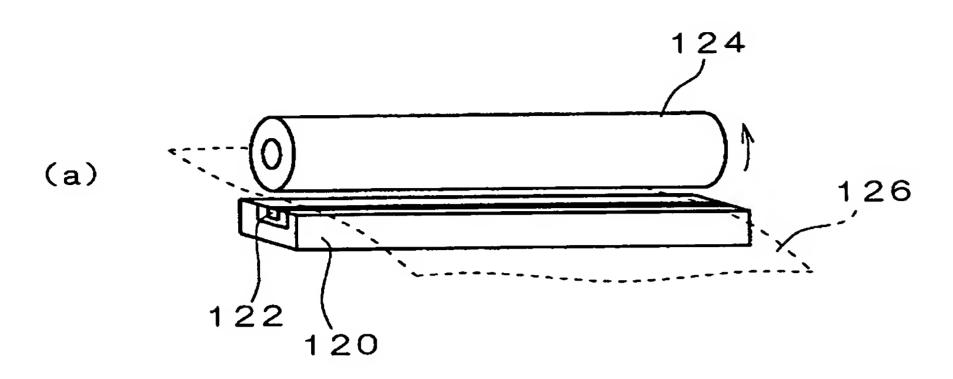
[図8]

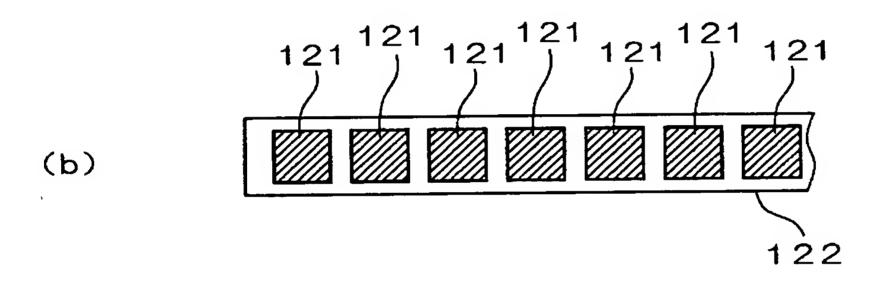


【図9】

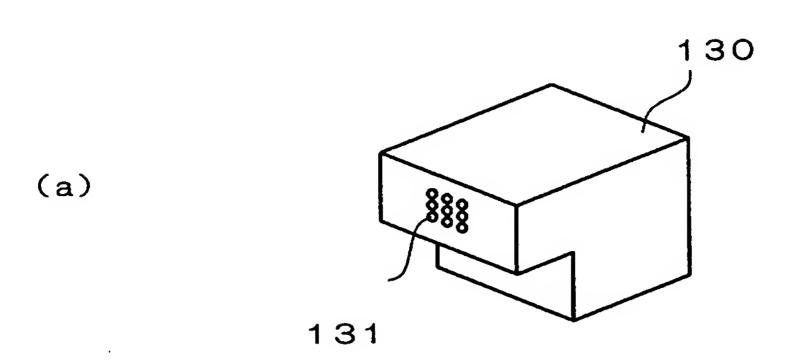


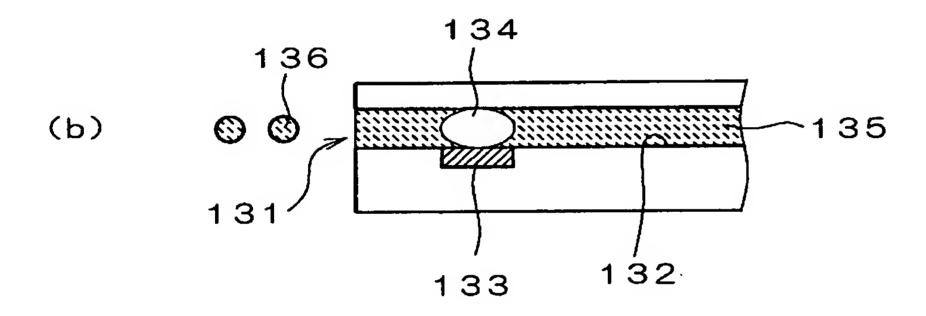
【図10】





【図11】





【書類名】 要約書

【要約】

【課題】 本発明の目的は、薄膜トランジスタ駆動発光表示装置のドライビング 薄膜トランジスタ21において、大きな電流を流すことができる機能は維持しな がら、経時劣化を抑制することである。

【解決手段】 ドライビング薄膜トランジスタ21では、ドレイン領域25側にのみ低濃度ドーパント領域27が形成されている(片側LDD構造)。または、ソース領域24側とドレイン領域25側の両方に低濃度ドーパント領域27を形成し、ソース領域24側の低濃度ドーパント領域27よりも、ドレイン領域25側の低濃度ドーパント領域の方を長くした非対称LDD構造としてもよい。

【選択図】 図3

認定·付加情報

特許出願の番号 特願2002-251675

受付番号 50201290492

書類名 特許願

担当官 第四担当上席 0093

作成日 平成14年 9月 3日

<認定情報・付加情報>

【提出日】 平成14年 8月29日

【特許出願人】

【識別番号】 000002369

【住所又は居所】 東京都新宿区西新宿2丁目4番1号

【氏名又は名称】 セイコーエプソン株式会社

【代理人】 申請人

【識別番号】 100079108

【住所又は居所】 東京都港区虎ノ門3-5-1 37森ビル8階

TMI総合法律事務所

【氏名又は名称】 稲葉 良幸

【選任した代理人】

【識別番号】 100080953

【住所又は居所】 東京都港区虎ノ門3-5-1 37森ビル8階

TMI総合法律事務所

【氏名又は名称】 田中 克郎

【選任した代理人】

【識別番号】 100093861

【住所又は居所】 東京都港区虎ノ門3丁目5番1号 37森ビル8

03号 TMI総合法律事務所

【氏名又は名称】 大賀 眞司

出願人履歴情報

識別番号

[000002369]

1. 変更年月日 1990年 8月20日

[変更理由] 新規登録

住 所 東京都新宿区西新宿2丁目4番1号

氏 名 セイコーエプソン株式会社